

専攻		学籍番号		指導教官氏名	
申請者氏名		菅谷 光啓			

論文要旨

論文題目	VLSI 向き相互結合網の並列アルゴリズムと耐故障性埋め込み手法に関する研究
------	--

(要旨 1,200字以内)

VLSI技術の進展により多数のプロセッサを一つのチップ上に埋込み、一つの問題を多数のプロセッサで高速に処理する分散・協調問題解決の手法が現実のものとなりつつあり、VLSI並列実装を前提としたアルゴリズムの設計、開発が要求されている。

本論文ではVLSI相互結合網、特に自己相似形の結合網FIN-1に注目しその性質について論じる。計算モデルとして取り上げるFIN-1は3-クリークを基本図形とした自己相似結合網で、最大メッセージ密集度が2進木やスノーフレーク結合網よりも少ないという利点を有し、拡張が容易であるなどVLSI向きの結合網である。

序論では、本研究の背景といくつかの用語について説明する。第2章では、自己相似形のネットワークFIN-1上での並列アルゴリズムの振る舞いを見るために N 個の要素列のソーティングと N 個の要素からの最大値および中央値を選択する問題に対する並列アルゴリズムを提案し、結合網の埋め込みに必要な面積量 A と計算時間の複雑さ T を用いたVLSI計算量 AT^2 で評価を行なう。

ソーティングは、問題をいくつかの部分問題に分割した際に部分問題の解のサイズが問題のサイズに依存するという性質を有し、他方、最大値と中央値選択の問題は部分問題の解のサイズが一定であるという性質を有している。提案するアルゴリズムのVLSI計算量 AT^2 は、最大値抽出アルゴリズムが $O(N^{2.26} \log N)$ 、ソーティングアルゴリズムが $O(N^3 \log N)$ 、中央値選択アルゴリズム

ムが $O(N^{1.52}(\log N)^3)$ (データが一様に分布した場合)である。また、各アルゴリズムの時間的なボトルネックについて考察し、問題点を明らかにする。

第3章では第2章で議論した結合網中にスイッチング素子を導入することで大域通信に要する複雑さを減らし、最大値抽出と中央値選択の問題に対する並列アルゴリズムの計算時間が $O(N^{0.63}/\log N)$ だけ改善されることを示す。

また、アレイ構造のマルチプロセッサシステムにおいても、中央値選択の問題を例に局所的な放送操作の並列実行により問題を高速に解決することを見る。

次に第4章では、FIN-1の耐故障性を考慮したウェアへのレイアウト手法を議論する。提案する手法はFIN-1の自己相似性の特徴を活かした再帰的埋め込み構成法と、2種類のメッシュ状の処理要素配列上にFIN-1をマッピングする構成法である。一般に、予備の処理要素などの冗長な構成要素数とネットワークの再構成率はトレードオフの関係にあるので、このトレードオフを評価する尺度として面積使用効率SAUFを導入し、提案するレイアウト手法を評価する。この議論により、処理要素の故障する割合によりいくつかのレイアウト手法を選択的に採用することが可能となる。

最後にまとめとして、FIN-1は最大メッセージ密集度などの点で2進木構造よりも優れているに加えて、並列アルゴリズムについてもほぼ2進木構造と同等の性能を示す有効な結合網であり、また現実的な構成手法も存在すると結論する。また、今後のいくつかの課題について述べる。