

| | | | | |
|------------|-------|---------|----------|------|
| 電子・情報 工学専攻 | 学籍番号 | D021301 | 指導 教員 | 石田 誠 |
| 申請者 氏名 | 池戸 昭仁 | | | 澤田和明 |

論 文 要 旨 (博士)

| | |
|------|--------------------------------|
| 論文題目 | VLS 成長マイクロワイヤセンサの形成とその特性に関する研究 |
|------|--------------------------------|

(要旨 1,200 字程度)

近年、シリコン (Si) 集積回路の性能向上のための微細化は限界に近付いており、今後は機能の多様化による付加価値のあるチップが求められる。我々のグループでは、Si 集積回路とセンサを一体化する研究を行っており、センサとして Vapor-liquid-solid (VLS) 成長法で形成した Si マイクロワイヤアレイを用いることを提案してきた。本研究では、Si マイクロワイヤセンサの機能を高めることを目的とし、神経組織の空間的電位計測を実現する多段階化 Si マイクロワイヤアレイの形成と評価、および Si マイクロワイヤの力・温度センサ応用に関する研究を行った。

神経電位センサアレイの多段階化プロセスとしては、まず、Si 基板上にワイヤ成長の触媒金属である金 (Au) をアレイ状に配置し、一部の Au を Si 酸化膜で被覆した。1 回目の成長により酸化膜で被覆していない Au からワイヤを成長させ、その後フォトリソグラフィにより一部の Au 上の酸化膜を除去する。2 回目の成長により、この露出させた Au および 1 回目の成長によるワイヤ先端の Au-Si 合金両方からワイヤを成長させることで 2 段階のワイヤアレイを製作した。このプロセスを行うと、2 回成長を行った再成長ワイヤでは 2 回の成長の間に節ができたので、節の機械的・電氣的評価を行い、再成長による節があっても刺入型神経電極として使用可能であることを示した。そして、集積回路プロセスによる配線と、50 μm 長と 100 μm 長のワイヤが 100 μm 間隔で並ぶ 2 段階 Si マイクロワイヤアレイの一体化を行った。さらに、ワイヤ成長後にフォトリソグラフィと Si エッチングを用いて選択的にワイヤを短くする方法により、45, 60, 100 μm という 3 段階の Si マイクロワイヤアレイを高い歩留まりで製作した。

Si マイクロワイヤによる力・温度センサアレイの製作プロセスとしては、まず、n 型 Si 基板上に p 型ワイヤを成長した後、絶縁膜として酸化膜を堆積させた。スプレーコーターによりワイヤ先端付近の酸化膜のみを除去した後、各ワイヤの先端に Al 配線を接続し、1 本のワイヤで力と温度を測定できるセンサとした。微小領域での力測定の実験として、ワイヤセンサに先端径 5 μm のタングステン (W) ニードルを用いて圧縮力を加えたところ、ピエゾ抵抗効果によるワイヤ抵抗値の減少を確認し、力センサとしての見込みが立った。また、温度測定の実験として、まずチップ全体の温度を変化させたところ、pn 接合の I-V 特性の立ち上がり電圧のシフト (-2.3 mV/°C) を確認した。微小領域の温度測定として、100°C 程度に加熱した先端径 1 μm の W ニードルをワイヤセンサ先端に接触させたところ、立ち上がり電圧のシフトを確認できた。また、温度のリアルタイム測定も行い、温度センサとしての見込みが立った。

以上の結果より、多段階 Si ワイヤアレイによる電位センサを用いた神経組織からの空間的電位計測が期待できる。また、Si マイクロワイヤによる力・温度センサを用いた触覚センサの実現や刺入型電位センサの刺入特性評価、微小領域の材料特性評価などへの応用が期待できる。