

電子・情報工学専攻	学籍番号	003218
申請者氏名	中田 尚	

指導教員氏名	藤戸 敏弘 廣津登志夫
--------	----------------

論文要旨(博士)

論文題目	マイクロプロセッサシミュレーションの高速化手法の研究
------	----------------------------

(要旨 1,200字程度)

集積回路技術の進歩に伴い、マイクロプロセッサの構造は高度化・複雑化している。このような高度なマイクロプロセッサの研究・開発や、それを組み込んだ機器のハードウェア・ソフトウェア協調設計においては、その機能・性能を検証するためのcycle accurateなシミュレータが不可欠である。しかし、現状のシミュレータは一般に低速なため、開発の効率化の障害となっており、シミュレーションの高速化が強く求められている。

本論文は、マイクロプロセッサシミュレーションの高速化手法についての研究を述べたものである。マイクロプロセッサシミュレーションは、実際のマイクロプロセッサの構造に対応する複数のモジュールから構成されている。これらのモジュールはその性質が大きく異なるため、個々のモジュール毎に適切な高速化手法を適用することが必要である。

まず、シミュレーション中で最も多くの実行時間を占める命令パイプラインにおけるスケジューリングシミュレーションに対しては、計算再利用技術を適用した高速化手法を提案する。スケジューリング計算には局所性があるため、多数回繰り返されるスケジューリングパターンを検出した場合に、スケジューリング計算の結果を保存することにより、以降の同じ結果になる計算を省略し高速化できる。SPEC CPU95ベンチマークを用いて評価を行った結果、実装のベースとしたSimpleScalarのsim-outorderに対して、シミュレーション速度がSPECfpで最大5.1倍、平均2.7倍、SPECintで最大2.3倍、平均1.5倍、またすべての平均で2.1倍向上することが確認できた。

一方、マイクロプロセッサの論理動作を担当する命令レベルシミュレーションに対しては、個々のワークロードに対して最適化されたシミュレータを生成することにより、高速化を目指す。汎用的な命令レベルシミュレーションは、あらゆるワークロードに対応するために、命令エミュレーションを1命令ずつ行っている。これを個々のワークロード毎に最適化することにより、1命令ずつではなく基本ブロックを単位として実行を行う。これにより、劇的な高速化が達成できる。また、キャッシュシミュレータでは、キャッシュの容量や構成方法といったパラメータが多数存在する。そこでこの構成をシミュレーション開始前に固定化することにより、さらなる高速化を達成できることを示す。

SPEC CPU95ベンチマークを用いて評価を行った結果、SimpleScalarの命令エミュレータであるsim-fastに対して、最大34倍、平均19倍、キャッシュシミュレータであるsim-cacheに対して、最大14.1倍、平均8.3倍のシミュレーション速度の向上が確認できた。さらに、個々のワークロードへの最適化と計算再利用を組み合わせることで、sim-outorderに対する高速化率が、最大9.7倍、平均3.8倍に向上することも明らかになった。

以上を通じて、本論文で提案するマイクロプロセッサシミュレーションの高速化手法の有効性、実用性を明らかにした。本研究によって得られた成果は、マイクロプロセッサシミュレーション技術に対して多大な貢献をなすものと考えられる。