

専攻	システム情報	学籍番号	877901	指導教官氏名	秋丸 春夫
申請者氏名		FRANK DE SCHEPPER			山崎 和雄

論 文 要 旨

論文題目	メカトロニクス・システム用アクチュエータ・コントローラの高柔軟性化と高集積化に関する研究
------	--

(要旨 1,200字以内)

本研究は、NC機械主軸モータやロボット・アクチュエータ用デジタル・サーボ・コントローラを研究し、メカトロニクスの先端技術を利用して、特に柔軟性や制御性能やコンパクトさを改善することを目的としている。この目的を達成するために、次のようなことを行った。

本研究の初期段階において”Flexible Servo Controller” (現在広く一般に使用されているDC, BLDC, AC誘導の3種類のモータを単一のハードウェアを使用し、ソフトウェアの一部を変更するだけで制御することができるサーボコントローラ。)の理論を確立し、次にいくつかのプロットタイプを作成し、それを実際に証明した。理論的に3つのモータは線形DCモータモデルと等価なd-qモータモデルで記述することができる。しかし、このモデルはDC, BLDCモータに対しては正確に記述できるが、AC誘導モータに対してはその近似モデルを与えるに過ぎない。

理論的、実験的見地から、制御性能は以下のパラメータに影響される。(1) パワートランジスタの容量: モータへの供給電圧が高ければ高いほど電流制御ループの応答速度を速くすることができる。(2) コントローラとセンサーの処理速度: 全処理速度(検出, 処理, PWM出力)の向上は、位相遅れを小さくすると共により高い制

御ゲインを可能にする。(3)制御アルゴリズムはそれほど重要ではない。単純なPIアルゴリズムを非常に高速に実行すれば大変良好な制御結果を得ることができる。しかし、複雑なアルゴリズムでは制御速度を低下させ、かえって制御性能を悪くする。

より理想的なF.S.Cを実現するために、制御性能、大きさ、信頼性の点から、F.S.Cを集積回路化することを試みた。また実際に集積回路化するに当たっては、3つのASICチップによるアプローチを実施した。この3つのASICチップの試作は、現在確立されているASIC技術である、ゲートアレイ、スタンダードセル、カスタム技術を用いて行われ、メカトロニクス制御への実現可能性への検証をそれぞれのASIC技術について実施した。

デジタル周辺回路を集積したF.S.P-1は主にコントローラの小型化とプログラマビリティに寄与した。スタンダードセル技術によって開発されたF.S.P-2の主な成果は、現状のDSPコ・プロセッサによって得られる電流ループ処理速度よりも速い処理速度が得られたことにある。F.S.P-3の開発の成果は、モータ制御に必要な3重ループの処理が可能になったことにある。さらに、メカトロニクス応用分野への最先端ASIC技術の適用という見地から、高速シリアルコミュニケーションDSPとA/D, D/Aコンバータの集積も実現できた。