

平成25年2月26日





豊橋技術科学大学長 殿

審査委員長 藤戸 敏弘



## 論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

学位申請者	下村 佳生	学籍番号	第 085403 号
申請学位	博士(工学)	専攻名	電子・情報工学
論文題目	予測に基づいて性能向上を行うマイクロプロセッサに関する研究		
公開審査会の日	平成25年2月26日		
論文審査の期間	平成25年1月24日～平成25年2月26日	論文審査の結果	合格
最終試験の日	平成25年2月26日	最終試験の結果	合格
論文内容の要旨	<p>本論文は、マイクロプロセッサで用いられている予測機構に焦点を当て、予測機構の小容量化、省エネルギー化のための機構を提案し、その評価結果について述べている。</p> <p>第1章では、予測機構の重要性と、本研究の目的を述べている。第2章では、本論文で対象とした分岐予測機構、値予測機構の仕組みについて述べている。第3章では、本研究で用いたソフトウェアシミュレータである SimpleScalar と CACTI、評価環境について説明を行なっている。</p> <p>第4章から第6章では、本論文で提案している予測機構について詳述している。第4章では、予測の容易さに着目し、履歴情報の登録をフィルタリングすることで、競合の抑制を行うストライド値予測機構についての提案と評価結果を述べている。</p> <p>第5章では、BTB (Branch Target Buffer) を拡張し、予測可能かどうかの判定を使用して、値予測機構へのアクセスを削減し、消費エネルギーの削減を実現する機構を提案し、評価結果を述べている。第6章では、命令のデコード情報を保持することで、BTB へのアクセス回数を削減し、消費エネルギーを削減する機構を提案し、有効性を示している。</p> <p>最後に、第7章で、本論文の結論を述べ、今度の研究課題について検討している。</p>		
審査結果の要旨	<p>本論文は、マイクロプロセッサの性能向上のために利用される予測機構に焦点をあて、機構の効率化、省エネルギー化のための機構を提案し、その効果を述べている。予測機構の重要性、問題点について適切に検討できており、いずれも高く評価できる。</p> <p>第4章で提案している PVT (Predictability Verification Table) は、従来機構に簡単な制御回路を追加するだけで実現可能でありながら、競合を防ぐことで十分な性能向上を実現できており、高く評価できる。本論文ではストライド値予測に対して測定を行なっていたが、他の予測方式についても適用可能であり、実用性が高い。</p> <p>第5章と第6章では、いずれも機構への不必要な参照を抑制することで、エネルギーの削減を実現する手法を提案している。第5章では、ある状態に遷移するまで予測できないという値予測の特性を活用できている。評価では、僅かな性能低下が見られるが、削減できるエネルギー量を考慮すると十分許容可能である。第6章で対象としている分岐予測機構は、既存のマイクロプロセッサの中でも特に重要な機構であり、性能を低下させずにエネルギー削減を実現できている点が高く評価できる。アクセスを抑制するための情報についても、効率よく利用するための工夫が見られ、これも評価できる。以上により、本論文は博士(工学)の学位論文に相当するものと判定した。</p>		
審査委員	藤戸 敏弘 	梅村 恭司 	中川 聖一 
	小林 良太郎 	印	印

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。