

平成24年2月28日

豊橋技術科学大学長 殿

審査委員長 澤田和明



## 論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

記

学位申請者	Shin Sang Baie	学籍番号	第 099304 号
申請学位	博士(工学)	専攻名	電子・情報工学
論文題目	Heterogeneous Optoelectronic Integrated Circuits Combined with Micro-LED Arrays and CMOS Drivers (マイクロLEDアレイとCMOSドライバを組み合わせた異種材料集積光電子集積回路)		
公開審査会の日	平成 24 年 2 月 22 日		
論文審査の期間	平成24年1月26日～平成24年2月27日	論文審査の結果	合格
最終試験の日	平成 24 年 2 月 22 日	最終試験の結果	合格
論文内容の要旨	<p>半導体大規模集積回路(LSI)は高度な微細化により、集積回路の動作速度がLSIの配線遅延により律速されるに至り、光配線の導入が早急に求められている。以上の背景を踏まえ本研究は、光を用いた2次元アレイ光入出力部とシリコン集積回路の組合せによる光電子集積回路(OEIC)を多段積層した3次元超並列光電子集積回路の基本構成を提案し、その基礎となる2次元入出力アレイ部の異種材料集積による実現を目指して行われた。本論文は全5章から構成されている。第1章では、研究の背景となる現在のLSIの論点を整理するとともに、問題点解決の一つとして研究の進められている光電子集積回路の現状および達成目標、そして目的を述べている。第2章は、本研究で提案する光集積回路の光出力部の基本構成の検討を行うとともに、出力部を構成するマイクロ発光ダイオード(LED)アレイおよびCMOSドライバ回路の設計および試作した小規模光アレイ出力段の特性について説明している。第3章では、入出力アレイの大規模化に適合するマイクロLEDアレイ設計と試作、並びにシリコンLSIとの一体化法を提案すると共に実デバイスを試作してその有効性を検証している。第4章では、多段積層構成の実現に必要な裏面光入力アレイとLEDドライバの作製法を提案し、試作デバイスの特性について示している。最後の5章で総括を行っている。</p>		
審査結果の要旨	<p>本研究では、世界的にも未だ実用化の道筋が確立されていない光電子集積回路の実現を目指し、各画素の情報量をフォトン積算量によりアナログ量としてチップ間伝送する機能をもった2次元画像による光データ入出力を行う超並列の回路構成を提案している。提案構成実現のため、光出力部としてはGaN系マイクロLEDアレイとSi-CMOSによるパルス幅変調(PWM)駆動回路をフリップチップ接合により一体化した異種接合OEICを実現している。さらに、提案方式による光出力部の大規模集積化について、LEDアレイ側には微細配線構造を有しないデバイス構成を実現している。また、裏面入力・表面出力による多段積層3次元OEIC実現のため、表面の光出力部駆動回路と画素間クロストークの少ない2次元裏面光入力デバイス実現を可能とする高精度な両面デバイスプロセス技術を開発し、これを用いて裏面入射型のPWM駆動回路を実現している。この成果により、異種材料集積による大規模な超並列光・電子集積回路の実現への路を切り開いている。以上の研究成果は、国際学術論文2編、国際会議論文2編として掲載されている他、デバイス作製に関する特許1件が出願されており、評価が高い。以上により、本論文は博士(工学)の学位論文に相当すると判断した。</p>		
審査委員	澤田和明	若原昭浩	岡田 浩

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。