

豊橋技術科学大学長 殿

平成 17年 2月 28日

審査委員長 太田 昭男



論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

記

学位申請者	内海 淳志	学籍番号	第 9 8 3 3 0 9 号
申請学位	博士(工学)	専攻名	電子・情報工学
論文題目	GaPN混晶の高品質化に関する研究		
公開審査会の日	平成 17年 2月 24日		
論文審査の期間	平成 17年 1月 26日～平成17年 2月 28日	論文審査の結果	合格
最終試験の日	平成 17年 2月 24日	最終試験の結果	合格
論文内容の要旨	<p>本論文は、化合物半導体とシリコン(Si)半導体を一体化した光電子集積回路に必須のGaPN混晶の高品質化に関するものである。</p> <p>第1章では、Siに格子整合が可能なGaPN混晶の特異な物性について述べ、点欠陥の減少が高品質化の最重要課題であることを述べている。第2章では、本研究で用いた分子線エピタキシー装置、X線回折装置等の実験装置について、動作原理と実験条件について述べている。第3章では、窒素(N)原子の供給源として広く用いられている高周波プラズマセルから放出されるNイオンがGaPN層に損傷を与えて発光効率を低下させることを明らかにしている。その上に立って、成長過程において高電界を加えてNイオンを除去することにより、発光効率が向上することを見出している。第4章では、GaPN層の成長過程で歪を減らすことによって、深い準位が減少し、N原子の成長層への取り込み効率が増大することを明らかにしている。第5章では、高速熱処理を施すことによってGaPN層の発光効率が向上し、深い準位が減少することに加えて、N組成の空間的不均一が減少することを示している。そこでは、Siキャップ層を設けることにより、これまで不可能であった1000℃を越す高温の高速熱処理が可能になり、発光効率の大幅な向上が得られることを明らかにしている。第6章では、本研究を総括している。</p>		
審査結果の要旨	<p>光電子集積回路を実現するためには、Si基板上に構造欠陥のない状態で発光性の化合物半導体層を成長することが必須である。その化合物半導体として、Siに格子整合が可能な、N組織が2%のGaPNが適していることが近年実証されたが、点欠陥が多いという問題が指摘されている。</p> <p>本論文は、GaPN層中の主な点欠陥の発生原因と減少策を明らかにしている。まず、分子線エピタキシーで広く用いられている高周波プラズマセルのNイオン除去がGaPN層の高品質化にとって必須であることを明らかにした。また、成長過程で基板から加わる歪が非発光性の点欠陥を増やし、N原子の取り込みを阻害することも見出した。その結果、歪の低減が点欠陥の減少にとって重要であることを示した。高速熱処理がN原子の局所的な移動を促して点欠陥を減らし、N組成の空間的な不均一を減少させる効果があることを明らかにした。これにより、高速熱処理は高品質化のために必須のプロセスであることを示した。</p> <p>本研究により、GaPN層に存在する主な点欠陥が明らかになったと共に、高品質化に不可欠な点欠陥の基本的な減少策が明らかになった。これらの結果はN原子を微量含むIII-V混晶に広く適用でき、その成果は高く評価される。これにより光電子集積回路が現実的な研究段階に入ることが期待される。</p> <p>以上により、本論文は博士(工学)の学位論文に相当するものと判定した。</p>		
審査委員	太田 昭男	米津 宏雄	服部 和雄
	若原 昭浩	印	印

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。