

豊橋技術科学大学長 殿

平成 8 年 2 月 27 日

審査委員長 臼井支朗



論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

記

学位申請者	辻 清孝	学籍番号	第 8 9 3 4 2 0 号
申請学位	博士(工学)	専攻名	システム情報工学
論文題目	アナログLSI技術による不揮発性記憶機能デバイスを用いた自己組織化ニューラルネットワークの研究		
公開審査会の日	平成 8 年 2 月 23 日		
論文審査の期間	平成 8 年 1 月 24 日~平成 8 年 2 月 23 日	論文審査の結果	合格
最終試験の日	平成 8 年 2 月 23 日	最終試験の結果	合格

論文内容の要旨

本論文は、ニューラルネットワークの自己組織化機能を半導体集積回路技術で実現するための基礎技術を構築しようとするものである。

既存のデバイス・回路技術に頼る方法ではネットワークの大規模集積化に限界があるため、生体の機能に範を求めて、自己組織化の基礎になるシナプス機能の凝集をデバイス・回路で図る必要がある(第1章)。このため、最も基本となる不揮発性記憶機能を有する新しい適応デバイスを開発した。これを用いて、可塑性、長期増強といったシナプス結合の基本機能を実現することができた(第2章)。さらに、結合重みの総和一定則などのシナプス機能も取り入れた回路を考案し、教師有り学習及び教師無し学習の代表的なアルゴリズムを実行できることを基本ネットワークで確認した(第3、4章)。次いで、大規模集積化に有利なアナログ集積回路技術では、デバイス特性のばらつきによって自己組織化機能を実現できない、という課題に臨んだ。線分の特徴抽出機構を例にとり、集団判断型の競合学習アルゴリズムと冗長回路の構成法を提案した。コンピュータ・シミュレーションの結果、デバイス特性に標準的なばらつきがあっても、高い確率で特徴抽出機構を自己組織化できることを初めて明らかにした(第5章)。

審査結果の要旨

ニューラルネットワーク固有の特徴である自己組織化機能を半導体集積回路で実現する研究では、既存のデバイス・回路技術を用いているために将来の大規模集積化の見通しは得られていない。本研究では、この問題を克服するための基礎技術として、二つの課題について顕著な結果を得ている。

第1の課題は、自己組織化のための基本機能をデバイス・回路レベルで凝集することである。このため、新しい適応デバイスを考案・試作し、これを用いて小さな回路でシナプス機能を生み出し、学習アルゴリズムに適用できることを基本的な回路で実証した。これらのデバイス・回路はこれまでにない効果的な特性を発揮している。

第2の課題は、大規模集積化にはアナログ集積回路技術が必須であるが、デバイス特性が必然的にばらつくために自己組織化機能が損なわれる、という問題を克服することである。これまで、全く未解決の問題であったが、新たに考案したアルゴリズムと冗長回路の構成法によって、特徴抽出機構を効果的に自己組織化できることが初めて明らかになった。この手法は、広く学習アルゴリズムに応用できると考えられ、アナログ集積回路技術に新たな道を開くことが期待される。

これらの独創的な研究成果は学術的及び技術的価値が高く、本論文は博士(工学)の学位論文に相当するものと判定した。

審査委員

臼井支朗 (印) 米津宏雄 (印) 石田 誠 (印)  
 辛 長奎 (印) 印 印

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。